

Porównanie szybkości działania (maksymalnego opóźnienia w nanosekundach przy przejściu sygnałów z wejść na wyjścia układu) układów kombinacyjnych syntezyowanych za pomocą pakietu FPGA Advantage firmy Mentor Graphics (D_M) i przy wykorzystywaniu metody M5 syntezy wielopoziomowych układów kombinacyjnych z wykorzystaniem wewnętrznych pętli sprzężenia zwrotnego PLD pakietu ZUBR (D_5) dla układów rodziny FLEX 10K

Name	L	N	P	D_M	D_5	D_M/D_5
9sym	9	1	87	21	23	0,91
Apex1	45	45	206	35	40	0,88
Apex4	9	19	438	31	26	1,19
Cps	24	109	654	32	32	1,00
Ex1010	10	10	1024	26	33	0,79
Seq	41	35	1459	41	44	0,93
Table3	14	14	175	36	44	0,85
Z5xp1	7	10	128	21	15	1,40
Z9sym	9	1	420	26	24	1,08
mid						1,00